```
                    ┌──────────────┐  ⌇102
                    │     CPU      │
                    ├──────────────┤            ┌──────────────┐ ⌇104
              106⌇  │     MCH      │────────────│    MEMORY    │
                    └──────┬───────┘            └──────────────┘
                           │
                           │ HUBLINK
      ┌────────────────────┼────────────────────────────┐
      │                    │                             │
  112⌇│   ┌──────────────────────────────┐ ⌇110          │
 ┌─────────┐   │                         │               │
 │  BIOS   │───│        BUS INTERFACE    │               │
 └─────────┘   └──────────────┬──────────┘               │
      │                       │                          │
      │                       │ PCI        114⌇          │
      │                       │                 ┌──────────────┐ ⌇116
      │                       │─────────────────│     PCI      │
      │                       │                 │    DEVICE    │
  120⌇│                       │                 └──────────────┘
 ┌─────────┐   ┌──────────────────────────────┐ ⌇118        │
 │ EEPROM  │───│       HOST INTERFACE         │             │
 └─────────┘   ├──────────────────────────────┤ ⌇122   130⌇ │
      │        │            FIFO              │             │
      │        ├──────────────────────────────┤ ⌇124        │
      │        │             MAC              │             │
      │        └──┬────┬────┬────┬───────────┘             │
      └───────────┼────┼────┼────┼─────────────────────────┘
      ┌───────────┼────┼────┼────┼───────────────┐ ⌇132
      │           ▲    ▲    │    │                │
      │         RxD  CLK  TxD   RESET/SYNC        │
      │          │    │    │    │                 │
      │      134⌇ 138⌇ 136⌇ 139⌇                 │
      └───────────┼────┼────┼────┼───────────────┘
            ┌──────────────────────────────┐ ⌇126
 128⌇       │            PHY               │
 ──────────│                              │ ⌇140
 DATA LINK │            ┌──────────┐      │
           │            │ POINTER  │      │
           └────────────┴──────────┴──────┘
```

FIG. 1

	0	1	2	3	4	5	6 7	8	9	10	11
Word 0		Rx_Er		CRS	Even	PtM_mode	00	Mdout	Tx_Cyc	Rx_Cyc	Rx_DV = 0
Word 1	I_Er	Seed	Duplex		SQL	RST_RQST	01				
Word 2	Int_rqst	Link	rsrvd		rsrvd	rsrvd	10				

FIG. 2

0	1	2	3	4	5	6	7	8	9	10	11
Rdata7	Rdata6	Rdata5	CRS	Rdata4	Rdata3	Rdata2	Rdata1	Rdata0	Tx_Cyc	Rx_Cyc = 1	Rx_Dv = 1

FIG. 3

0	1	2	3	4	5	6	7	8	9	10	11
Rdata7	Rdata6	Rdata5	CRS	Rdata4	Rdata3	Rdata2	Rdata1	Rdata0	Mdout	Rx_Cyc = 1	Rx_Dv = 1

FIG. 4

0	1	2	3	4	5	6	7	8	9	10	11
rsrvd	rsrvd	rsrvd	CRS	rsrvd	rsrvd	rsrvd	rsrvd	Mdout	Tx_Cyc	Rx_Cyc = 0	Rx_Dv = 1

FIG. 5

11	10	9	8	7	6	5	4	3	2	1	0
SEL = 0	Mdstart	Mdin	Tx_EN =1	Tdata0	Tdata1	Tdata2	Tdata3	Tdata4	Tdata5	Tdata6	Tdata7
SEL = 1	Command_Word		Tx_EN =0	rsrvd	rsrvd	rsrvd	rsrvd	PHY_PD	Lpbk	LED_SEL	Rx_addr _match

FIG. 6

Mdin	IDLE	ST	OP	Reg Addr (10 bits)	Data (16 bits)
	000...0	1	01		
Mdout			IDLE		

FIG. 7
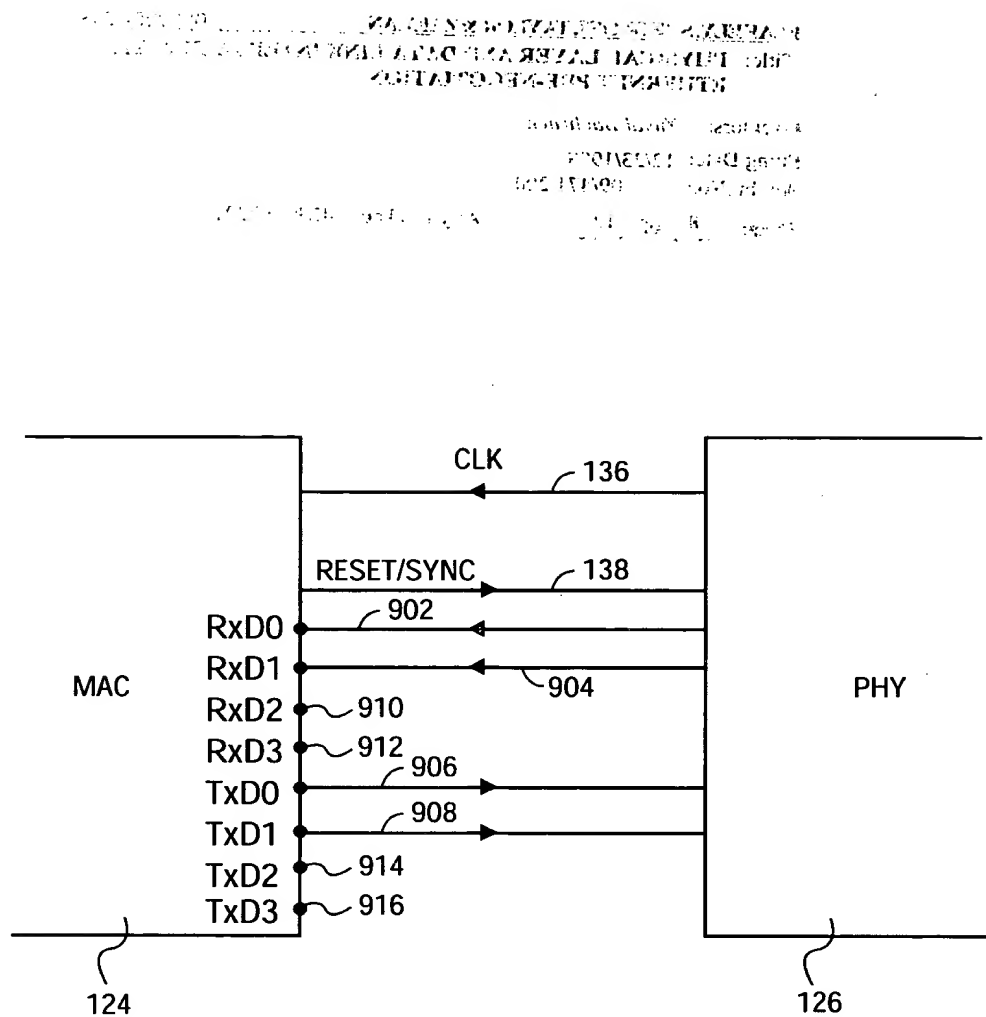
FIG. 9

MAC

1012

INPUT BUFFER

1006

1002

RxDi

FSM

1010

RESET

124

1004

RxDj

1008

RESET

PHY

126

FIG. 10

CLK1 ⌐1108

RESET/SYNC1 ⌐1112

RxD10

RxD11

RxD12

RxD13

TxD1

TxD1

TxD1

TxD1

MAC

CLK2 ⌐1110

RESET/SYNC2 ⌐1114

RxD20

RxD21

RxD22

RxD23

TxD20

TxD21

TxD22

TxD23

PHY1

PHY2

1104

1102

1106

FIG. 11

Reset ———————⊐D
                    Reset/Sync
Sync ———————⊐
                    1202

FIG. 12A

SYNC

1214
RESET/SYNC —— D   Q#
CLK ——▷   Q 1210   D   Q# 1212
        1204 CLK ——▷   Q   1218
                1206   RESET
                                 1220
                                 1216

1224
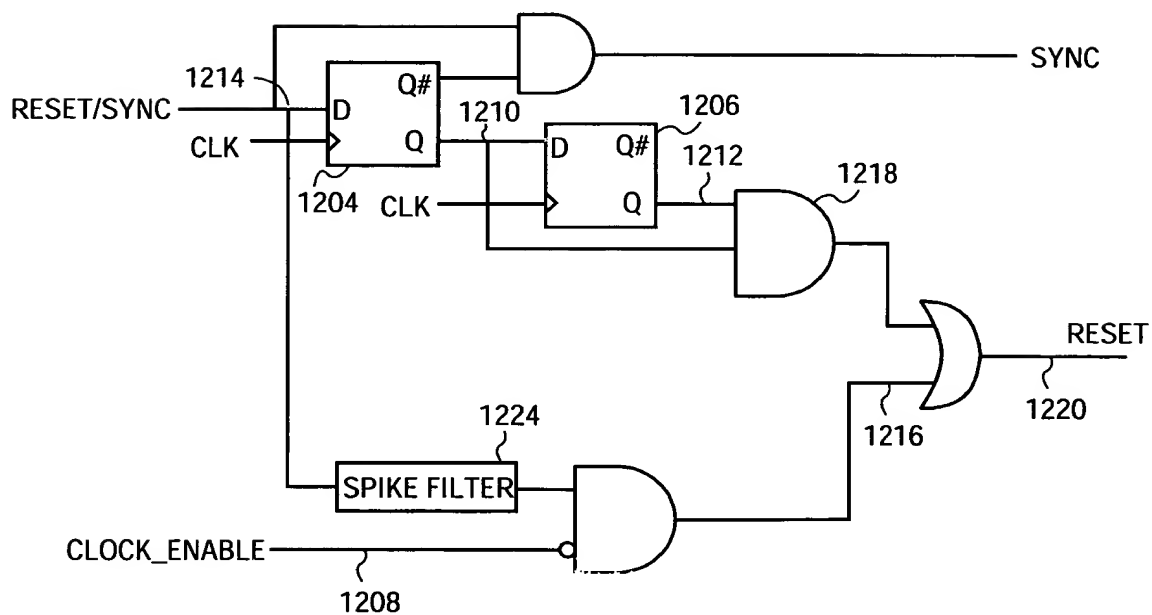SPIKE FILTER
CLOCK_ENABLE ——○
1208

FIG. 12B

US 094712000CP1
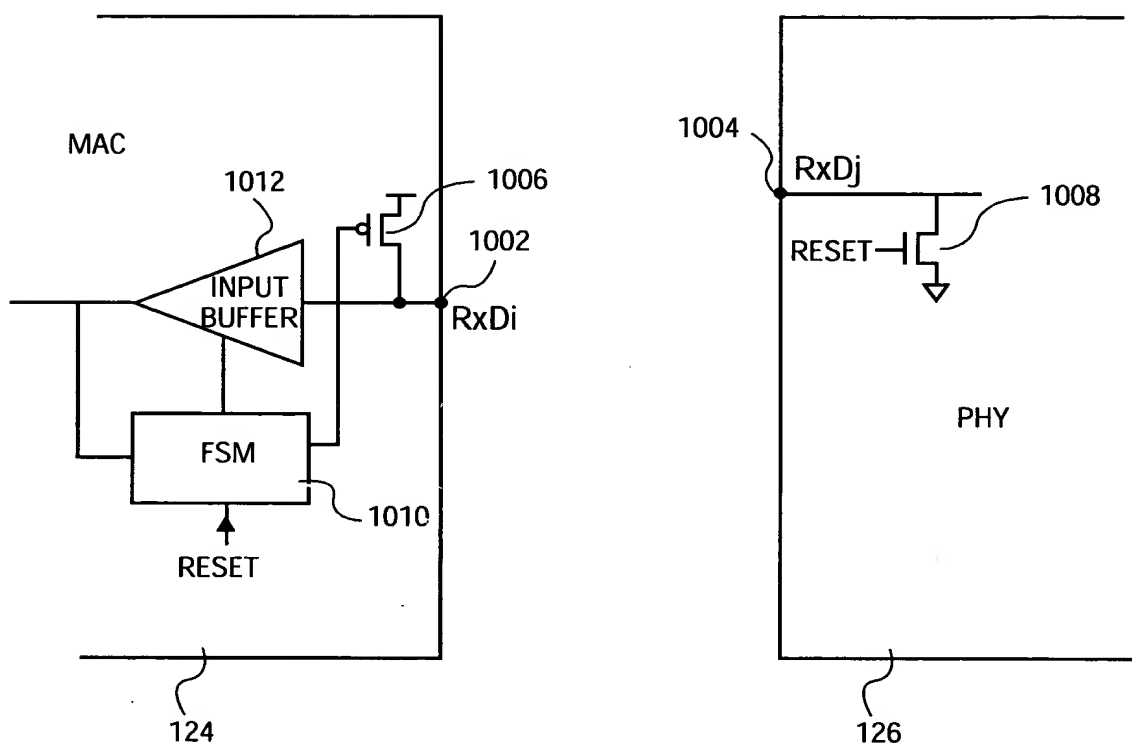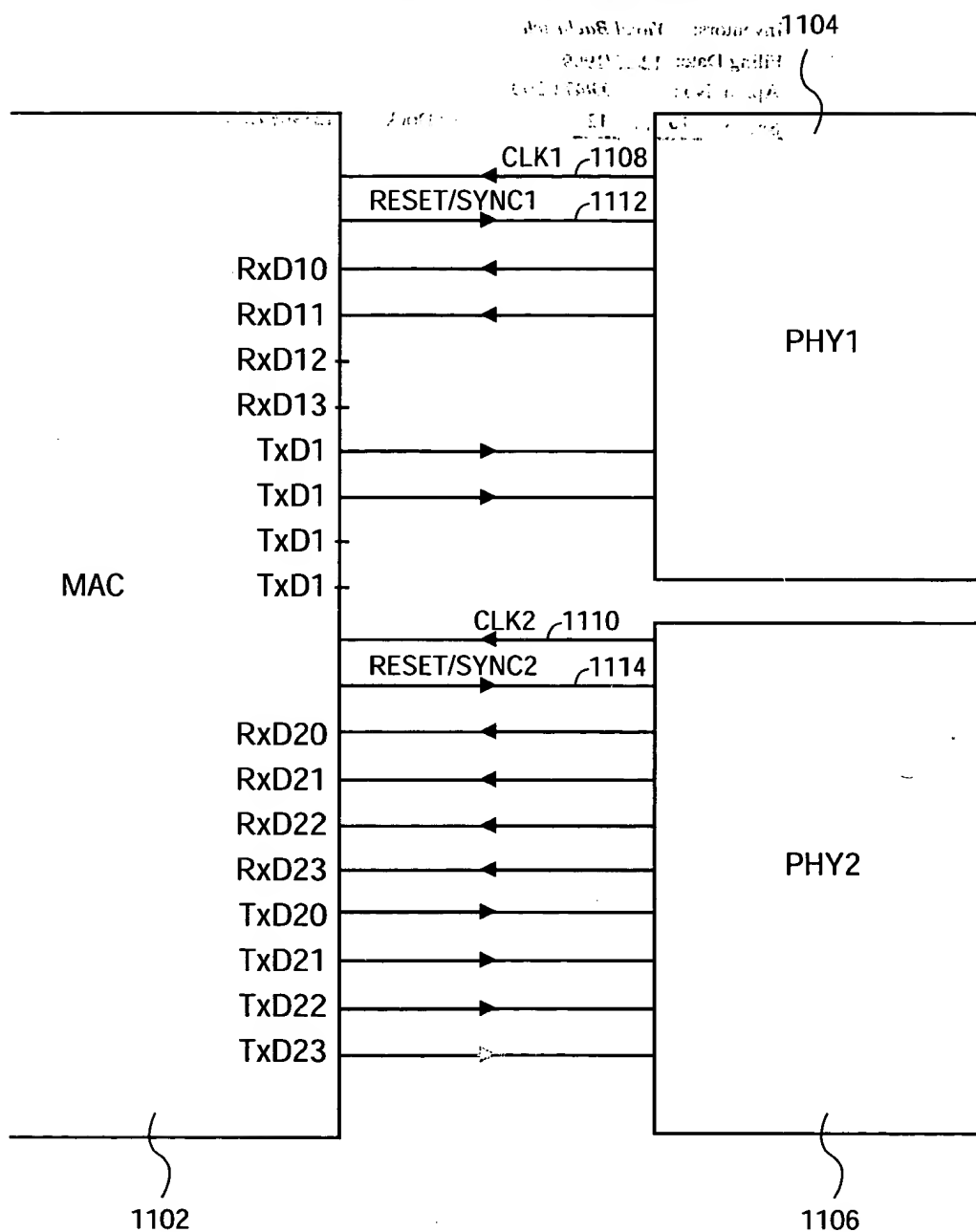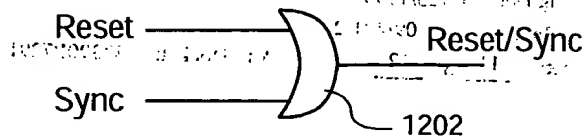
Creation date: 05-17-2004
Indexing Officer: KLAM - KHANH LAM
Team: OIPEBackFileIndexing
Dossier: 09471200

Legal Date: 06-05-2003

No.	Doccode	Number of pages
1	IDS	2
2	NPL	12

Total number of pages: 14

Remarks:

Order of re-scan issued on ....